

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-224282

(43)公開日 平成10年(1998) 8 月21日

(51)Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 B 7/08

H 0 4 B 7/08

D

H 0 3 H 15/00

H 0 3 H 15/00

H 0 4 B 7/005

H 0 4 B 7/005

7/02

7/02

B

審査請求 未請求 請求項の数6 O L (全 8 頁)

(21)出願番号 特願平9-19547

(22)出願日 平成9年(1997) 1 月31日

(71)出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72)発明者 白戸 裕史

東京都新宿区西新宿三丁目19番2号 日本

電信電話株式会社内

(72)発明者 田野 哲

東京都新宿区西新宿三丁目19番2号 日本

電信電話株式会社内

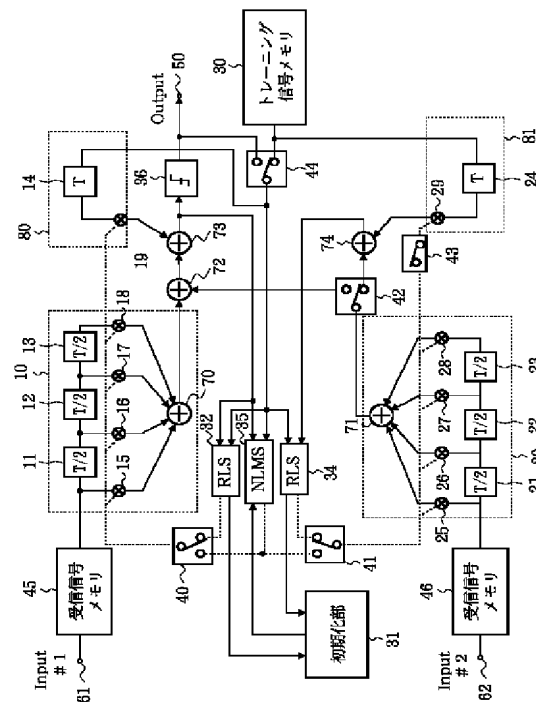
(74)代理人 弁理士 井出 直孝 (外1名)

(54)【発明の名称】 ダイバーシチ受信器およびダイバーシチ受信方法

(57)【要約】

【課題】 ダイバーシチ受信の受信品質を向上させたいが、トレーニングシンボル数および演算量を増加させたくない。

【解決手段】 トレーニング信号を受信信号メモリに蓄積し、個々のブランチ毎に行われるトレーニング区間終了後に、全てのブランチを総括的に調整する再トレーニング区間を設ける。再トレーニング区間では、メモリに蓄積されたトレーニング信号を用いて再トレーニングを行う。



**【特許請求の範囲】**

【請求項1】 受信信号のトレーニング区間とデータ区間とで構成およびアルゴリズムを切替える等化器を備えたダイバーシチ受信器において、  
受信信号を蓄積し、複数回の読出しを可能とする受信信号記憶手段と、  
第一の等化器構成および第一のアルゴリズムを用いて受信信号のトレーニング区間におけるタップ係数の更新処理を行う第一の手段と、  
この第一の手段による処理が一巡した時点で、等化器構成およびアルゴリズムを第二の等化器構成および第二のアルゴリズムに切替える第二の手段と、  
前記受信信号記憶手段に蓄積したトレーニング区間の受信信号に対して、再度前記第二の等化器構成および前記第二のアルゴリズムを用いて一回あるいは複数回に渡り再度タップ係数の更新処理を行う第三の手段と、  
この第三の手段終了後に前記第二の等化器構成および前記第二のアルゴリズムを用いてデータ区間のタップ係数の更新処理を行う第四の手段とを備えたことを特徴とするダイバーシチ受信器。

【請求項2】 N台の復調器からの入力に対応したN個のタップ付き遅延線フィルタと、  
これをN個の個別のフィルタと見なしてタップ係数を設定する第一のタップ係数推定器と、  
前記N個のタップ付き遅延線フィルタを一つのフィルタと見なしてタップ係数を設定する第二のタップ係数推定器と、  
第一のタップ係数推定器の出力を第二のタップ係数推定器の出力に切替え、その切替えられた出力を前記N個のタップ付き遅延線フィルタに与えるタップ係数切替え手段と、  
切替えの際に前記第一のタップ係数推定器の出力を変換して前記第二のタップ係数推定器の初期値として設定する初期化手段とを備え、  
前記初期化手段は前記N個のタップ付き遅延線フィルタのタップ係数に重み付けを行う手段を含むダイバーシチ受信器において、  
N台の復調器からの受信信号を蓄積し、その出力が前記N個のタップ付き遅延線フィルタに接続された受信信号メモリと、  
トレーニング区間に受信される信号をあらかじめ格納したトレーニング信号メモリと、  
前記N個のタップ付き遅延線フィルタの出力を加算する加算器と、  
この加算器の出力を識別して復調信号系列を生成する符号識別器と、  
前記トレーニング信号メモリ出力と前記符号識別器の出力とを入力とし、いずれかを選択し前記第一および第二のタップ係数推定器に供給するトレーニング信号切替え手段とを備え、

初期トレーニングとして、  
前記受信信号メモリに蓄積したトレーニング区間の受信信号に対して、前記N個のタップ付き遅延線フィルタの各出力は前記第一のタップ係数推定器に入力され、  
前記トレーニング信号切替え手段は前記トレーニング信号メモリの出力を前記第一のタップ係数推定器に供給し、  
引き続いて再トレーニングとして、  
前記受信信号メモリに蓄積したトレーニング区間の受信信号に対して、前記加算器の出力は前記第二のタップ係数推定器に入力され、  
前記トレーニング信号切替え手段は前記トレーニング信号メモリ出力を第二のタップ係数推定器に供給し、  
データ区間の処理として、  
前記受信信号メモリに蓄積したデータ区間の受信信号に対して、前記加算器の出力は前記第二のタップ係数推定器に入力され、  
前記トレーニング信号切替え手段は、前記符号識別器出力を前記第二のタップ係数推定器に供給し処理を行うことを特徴とするダイバーシチ受信器。

【請求項3】 前記初期化手段は、前記第一から第二のタップ係数推定器に切替える直前のタップ係数と、前記受信信号メモリに蓄積したトレーニング区間の受信信号とから計算した重み係数を用いて、前記N個のタップ付き遅延線フィルタのタップ係数に重み付けを行う手段を備えた請求項2記載のダイバーシチ受信器。

【請求項4】 前記第一のタップ係数推定器は逐次最小二乗アルゴリズムを用いて動作し、前記第二のタップ係数推定器は最小二乗平均アルゴリズムを用いて動作する請求項2記載のダイバーシチ受信器。

【請求項5】 前記最小二乗平均アルゴリズムは、タップ係数更新の際のステップサイズを受信信号の平均電力で正規化した正規化最小二乗平均アルゴリズムである請求項2記載のダイバーシチ受信器。

【請求項6】 受信信号のトレーニング区間とデータ区間とで構成およびアルゴリズムを切替える等化器を備えたダイバーシチ受信方法において、  
受信信号を受信信号メモリに蓄積し、  
第一の等化器構成および第一のアルゴリズムを用いて受信信号のトレーニング区間におけるタップ係数の更新処理（以下、トレーニング処理という）を行い、  
このトレーニング処理が一巡した時点で、構成およびアルゴリズムを第二の等化器構成および第二のアルゴリズムに切替え、前記受信信号メモリに蓄積したトレーニング区間の受信信号に対して、再度前記第二の等化器構成および前記第二のアルゴリズムを用いて一回あるいは複数回に渡りタップ係数の更新処理（以下、再トレーニング処理という）を行い、  
この再トレーニング処理終了後に、前記第二の等化器構成および前記第二のアルゴリズムを用いてデータ区間の

タップ係数の更新処理を行うことを特徴とするダイバーシチ受信方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は無線通信に利用する。本発明は無線区間に複雑な多重パスが発生するディジタル移動通信に利用するに適する。

【0002】

【従来の技術】無線伝送路においては、受信信号レベルが激しく変動するフェージングと呼ばれる現象が発生し、伝送品質が著しく劣化する場合がある。フェージングに対する補償技術の一つとしてダイバーシチ受信器がある。

【0003】空間的に充分離れた複数のアンテナから受信した信号はほぼ独立に変動するため、これらを合成または選択して受信信号を得ることにより受信レベルの落ち込みによる受信品質劣化を大幅に軽減することができる。

【0004】さらに、伝搬遅延時間差が大きな伝送路では、遅延波との干渉により符号間干渉が生じて受信品質が劣化する。このような場合には、ダイバーシチ受信器に等化器を組合わせることにより受信品質を改善することができる。

【0005】等化器をダイバーシチ受信器に適用した例として、トレーニング区間は逐次最小二乗(Recursive Least Squares;RLS) アルゴリズムを用い、ダイバーシチブランチと同数の独立した等化器として動作し、データ区間では最小二乗平均(Least Mean Square;LMS) アルゴリズムを用い、全体を一つの合成形ダイバーシチ受信器として動作する方式が提案されている。逐次最小二乗アルゴリズムは高速の収束特性を持つが、演算量および演算に要するメモリ容量がタップ数の二乗に比例して増加すること、また、ダイバーシチ受信器の実現法として、合成形の特性が選択形より優れていることが知られている。このためこの方式では高速の初期引き込み特性を保ちつつ、同時に演算量を低減し良好な受信品質を実現可能としている。

【0006】従来技術としてトレーニング区間とデータ区間で等化器構成およびアルゴリズムを切替えるダイバーシチ受信器の動作を説明する。図5に判定帰還形等化器を用いたときの従来技術の2ブランチ構成の例を示すダイバーシチ受信器のブロック構成を示す。なお、図5の各スイッチ40、41、42、43、44はトレーニング区間動作時の状態にある。

【0007】トレーニング時にはトレーニング信号メモ

リ30からトレーニング信号がフィードバックフィルタ80、81および逐次最小二乗アルゴリズムによるタップ係数推定器32、34に供給される。

【0008】入力端子61、62に入力された受信信号は各フィードフォワードフィルタ10、20を経て、それぞれフィードバックフィルタ80、81の出力と加算された後に、タップ係数推定器32、34に入力される。タップ係数推定器32、34では逐次最小二乗アルゴリズムにより入力されたトレーニング信号およびフィードフォワードフィルタ10、20の出力を用いて、その差の二乗平均値が最小になるようにタップ15～19、25～29の係数を決定する。

【0009】データ区間に入るとスイッチ40、41、42、43、44を切替える。このとき、逐次最小二乗アルゴリズムによるタップ係数推定器32、34の出力は初期化部31で重み付けされ、最小二乗平均アルゴリズムによるタップ係数推定器33に初期値として入力される。入力端子61、62に入力された受信信号は各フィードフォワードフィルタ10、20を経て加算器72で加算される。さらに、フィードバックフィルタ80の出力と加算器73で加算された後に、符号識別器36で識別され出力端子50より出力される。

【0010】また、符号識別器36の出力はフィードバックフィルタ80に入力され、次のシンボルに対する処理に使われる。データ区間ではフィードフォワードフィルタ10、20およびフィードバックフィルタ80のタップ15～19、25～28の係数は、これら全体を一つのフィルタと見なして最小二乗平均アルゴリズムによるタップ係数推定器33において決定される。

【0011】トレーニング区間からデータ区間に処理が移行し、等化器構成およびアルゴリズムの切替えを行う際には、式(1)より定義した等化二乗誤差の積分値 $\sigma_1^2$ 、 $\sigma_2^2$ を基に、トレーニング区間のタップ係数に対して式(2)を用いて重み付けを行い、これを初期値とし以降全体を一つの等化器として最小二乗平均アルゴリズムでタップ係数の更新を行う。等化誤差電力は受信信号の搬送波対雑音比に逆比例すると考えられ、等化誤差電力に基づいてダイバーシチ受信器の各ブランチの等化器に対してタップ係数に重み付けを行うことで最大比合成を実現できる。ただし、 $i$ はブランチ番号( $i=1, 2$ )、 $h_{ij}$ はトレーニング区間、 $h_{ij}'$ はデータ区間のタップ係数、 $N_{ey}$ は等化二乗誤差の積算回数、 $e_{ik}$ は $k$ シンボル目の等化誤差である。

【0012】

【数1】

$$\sigma_i^2 = \sum_{k=1}^{N_{\text{cyc}}} |e_{ik}|^2 \quad (1)$$

$$\begin{cases} h'_{1j} = A^{-1} \sigma_2^2 h_{1j}, \quad h'_{2j} = A^{-1} \sigma_1^2 h_{2j} & : \text{FFtap} \\ h'_{1j} = A^{-1} (\sigma_2^2 h_{1j} + \sigma_1^2 h_{2j}) & : \text{FBtap} \\ A = (\sigma_1^2 + \sigma_2^2) \end{cases} \quad (2)$$

図6は従来例の動作の順序を説明するタイムチャートである。横軸に時間を取り、縦軸に主要パラメータをとった。これによれば、トレーニング区間では、等化器10、20は独立であり、入力端子61、62に到来している信号種類はトレーニング信号である。データ区間では、入力端子61、62にデータ信号が到来し、フィードフォワードフィルタ10、20の出力が加算器72により合成される。アルゴリズムは、トレーニング区間では逐次最小二乗アルゴリズム(RLS)であり、データ区間では最小二乗平均アルゴリズム(LMS)である。初期化部31による初期化はトレーニング区間の終了時点に、タップ係数推定器32、34からタップ係数推定器33に制御を引き継ぐときに行われる。

#### 【0013】

【発明が解決しようとする課題】伝送効率や演算量の観点からトレーニングシンボル数は少ないことが望ましい。しかし、トレーニングシンボルが少ないと充分収束しないうちに等化器の構成およびアルゴリズムが切替わることになる。したがって切替え後に再度タップ係数の引き込み動作が必要になる。

【0014】また、トレーニングの際にタップ係数の収束が十分に行われないと、等化誤差電力は必ずしも搬送波対雑音比に逆比例しないため、最大比合成とはならない。これらの原因から受信品質が劣化することになる。これらの問題点を解決するに際して、演算量が増大したのではトレーニングシンボル数を削減したことのメリットが小さくなるため、演算量は同じトレーニングシンボル数での従来技術と同程度である必要がある。

【0015】本発明は、このような背景に行われたものであって、等化器を適用したダイバーシチ受信器のトレーニングシンボル数を削減したときに、演算量を大きく増大させることなく受信品質改善を図ることができるダイバーシチ受信器およびダイバーシチ受信方法を提供することを目的とする。本発明は、受信品質の高いダイバーシチ受信を行うことができるダイバーシチ受信器およびダイバーシチ受信方法を提供することを目的とする。本発明は、トレーニングシンボル数を増大させることなく受信品質を向上させることができるダイバーシチ受信器およびダイバーシチ受信方法を提供することを目的とする。

#### 【0016】

【課題を解決するための手段】これらの課題を解決する

ために、本発明では、逐次最小二乗アルゴリズムによるトレーニング終了後に、再度トレーニング区間の受信信号を用いてM回(M≧1)の再トレーニングを行うことを最も主要な特徴とする。これにより、等化器の引き込みが十分行われることになる。データ区間の処理は再トレーニング後に行う。

【0017】このとき、ダイバーシチ受信器の各ブランチの等化器のタップ係数に重み付けをする際の重み係数を、トレーニング後の充分収束の完了したタップ係数を用いてトレーニング区間の受信信号に対して計算することが望ましい。これにより、タップ係数の重み付けの精度が向上する。

【0018】また、再トレーニングの際あるいはデータ区間においてより高速の引き込み特性を実現するため、正規化最小二乗平均(Normalized LMS;NLMS)アルゴリズムを用いることが望ましい。正規化最小二乗平均アルゴリズムは、最小二乗平均アルゴリズムにおいてタップ係数更新の際の変化量を規定するステップサイズを受信信号の平均電力で正規化するアルゴリズムであり、最小二乗平均アルゴリズムより高速の引き込み特性を有する。正規化最小二乗平均アルゴリズムを用いるには受信信号の平均電力を計算する必要があるが、本発明においてはトレーニング区間で用いた逐次最小二乗アルゴリズムにおける相関行列の対角成分の平均値がこれと等価であることから改めて計算する必要はなく、トレーニング区間の最後での値を1スロット間保持すればよい。

【0019】すなわち、本発明の第一の観点はダイバーシチ受信器であって、受信信号のトレーニング区間とデータ区間とで構成およびアルゴリズムを切替える等化器を備えたダイバーシチ受信器である。本発明の特徴とするところは、受信信号を蓄積し、複数回の読出しを可能とする受信信号記憶手段と、第一の等化器構成および第一のアルゴリズムを用いて受信信号のトレーニング区間におけるタップ係数の更新処理を行う第一の手段と、この第一の手段による処理が一巡した時点で、等化器構成およびアルゴリズムを第二の等化器構成および第二のアルゴリズムに切替える第二の手段と、前記受信信号記憶手段に蓄積したトレーニング区間の受信信号に対して、再度前記第二の等化器構成および前記第二のアルゴリズムを用いて一回あるいは複数回に渡り再度タップ係数の更新処理を行う第三の手段と、この第三の手段終了後に前記第二の等化器構成および前記第二のアルゴリズムを

用いてデータ区間のタップ係数の更新処理を行う第四の手段とを備えたところにある。

【0020】また、本発明はダイバーシチ受信器であって、N台の復調器からの入力に対応したN個のタップ付き遅延線フィルタと、これをN個の個別のフィルタと見なしてタップ係数を設定する第一のタップ係数推定器と、前記N個のタップ付き遅延線フィルタを一つのフィルタと見なしてタップ係数を設定する第二のタップ係数推定器と、第一のタップ係数推定器の出力を第二のタップ係数推定器の出力に切替え、その切替えられた出力を前記N個のタップ付き遅延線フィルタに与えるタップ係数切替え手段と、切替えの際に前記第一のタップ係数推定器の出力を変換して前記第二のタップ係数推定器の初期値として設定する初期化手段とを備え、前記初期化手段は前記N個のタップ付き遅延線フィルタのタップ係数に重み付けを行う手段を含むダイバーシチ受信器である。

【0021】ここで、本発明の特徴とするところは、N台の復調器からの受信信号を蓄積し、その出力が前記N個のタップ付き遅延線フィルタに接続された受信信号メモリと、トレーニング区間に受信される信号をあらかじめ格納したトレーニング信号メモリと、前記N個のタップ付き遅延線フィルタの出力を加算する加算器と、この加算器の出力を識別して復調信号系列を生成する符号識別器と、前記トレーニング信号メモリ出力と前記符号識別器の出力とを入力とし、いずれかを選択し前記第一および第二のタップ係数推定器に供給するトレーニング信号切替え手段とを備え、初期トレーニングとして、前記受信信号メモリに蓄積したトレーニング区間の受信信号に対して、前記N個のタップ付き遅延線フィルタの各出力は前記第一のタップ係数推定器に入力され、前記トレーニング信号切替え手段は前記トレーニング信号メモリの出力を前記第一のタップ係数推定器に供給し、引き続いて再トレーニングとして、前記受信信号メモリに蓄積したトレーニング区間の受信信号に対して、前記加算器の出力は前記第二のタップ係数推定器に入力され、前記トレーニング信号切替え手段は前記トレーニング信号メモリ出力を第二のタップ係数推定器に供給し、データ区間の処理として、前記受信信号メモリに蓄積したデータ区間の受信信号に対して、前記加算器の出力は前記第二のタップ係数推定器に入力され、前記トレーニング信号切替え手段は、前記符号識別器出力を前記第二のタップ係数推定器に供給し処理を行うところにある。

【0022】前記初期化手段は、前記第一から第二のタップ係数推定器に切替える直前のタップ係数と、前記受信信号メモリに蓄積したトレーニング区間の受信信号とから計算した重み係数を用いて、前記N個のタップ付き遅延線フィルタのタップ係数に重み付けを行う手段を備えることが望ましい。

【0023】前記第一のタップ係数推定器は逐次最小二

乗アルゴリズムを用いて動作し、前記第二のタップ係数推定器は最小二乗平均アルゴリズムを用いて動作することが望ましい。

【0024】前記最小二乗平均アルゴリズムは、タップ係数更新の際のステップサイズを受信信号の平均電力で正規化した正規化最小二乗平均アルゴリズムであることが望ましい。

【0025】本発明の第二の観点はダイバーシチ受信方法であって、受信信号のトレーニング区間とデータ区間とで構成およびアルゴリズムを切替える等化器を備えたダイバーシチ受信方法である。本発明の特徴とするところは、受信信号を受信信号メモリに蓄積し、第一の等化器構成および第一のアルゴリズムを用いて受信信号のトレーニング区間におけるタップ係数の更新処理を行い、この更新処理が一巡した時点で、構成およびアルゴリズムを第二の等化器構成および第二のアルゴリズムに切替え、前記受信信号メモリに蓄積したトレーニング区間の受信信号に対して、再度前記第二の等化器構成および前記第二のアルゴリズムを用いて一回あるいは複数回に渡りタップ係数の更新処理を行い、この更新処理終了後に、前記第二の等化器構成および前記第二のアルゴリズムを用いてデータ区間のタップ係数の更新処理を行うところにある。

【0026】

【発明の実施の形態】

【0027】

【実施例】本発明実施例の構成を図1を参照して説明する。図1は本発明実施例の判定帰還形等化器を用いたときの2ブランチ構成の例を示すダイバーシチ受信器のブロック構成図である。

【0028】本発明はダイバーシチ受信器であって、2台の復調器からの入力に対応した2個のタップ付き遅延線フィルタとしてのフィードフォワードフィルタ10、(20)およびフィードバックフィルタ80、(81)とがあり、この2個のフィルタ(10および80が組をなす、20および81が組をなす)これをそれぞれ個別のフィルタと見なしてタップ係数を設定する第一のタップ係数推定器32、(34)と、第二のタップ係数推定器35と、タップ係数推定器32、34の出力をタップ係数推定器35の出力に切替え、その切替えられた出力をフィードフォワードフィルタ10、(20)およびフィードバックフィルタ80、(81)に与えるタップ係数切替え手段としてのスイッチ40、41と、等化器の構成を切替えるためのスイッチとしてスイッチ42および43と、切替えの際にタップ係数推定器32、34の出力を変換してタップ係数推定器35の初期値として設定する初期化手段としての初期化部31とを備え、初期化部31はフィードフォワードフィルタ10、(20)およびフィードバックフィルタ80、(81)のタップ係数に重み付けを行うダイバーシチ受信器である。

【0029】ここで、本発明の特徴とするところは、2台の復調器からの受信信号を蓄積する受信信号メモリ45、(46)を備えるところにある。さらに、トレーニング区間に受信される信号をあらかじめ格納したトレーニング信号メモリ30と、フィードフォワードフィルタ10および同20の出力をスイッチ42を介して加算する加算器72と、この加算器72の出力とフィードバックフィルタ80、(81)の出力とを加算する加算器73、(74)と、この加算器73の出力を識別して復調信号系列を生成する符号識別器36と、トレーニング信号メモリ30の出力と符号識別器36の出力を入力とし、いずれかを選択しタップ係数推定器32、34、および35に供給するトレーニング信号切替え手段としてのスイッチ44とを備える。加算器73の出力は分岐されタップ係数推定器32および35に与えられ、加算器74の出力はタップ係数推定器34に与えられる。

【0030】本発明実施例の動作を説明する。入力端子61、62にそれぞれ入力された受信信号は受信信号メモリ45、46にそれぞれ蓄積される。トレーニング信号はUW(ユニークワード)等の既知のパターンである。トレーニング信号はトレーニング信号メモリ30からフィードバックフィルタ80、81および逐次最小二乗アルゴリズムによるタップ係数推定器32、34に供給される。受信信号メモリ45、46にそれぞれ蓄積されたトレーニング区間の受信信号は順次読出され、各々フィードフォワードフィルタ10、20を経て、それぞれフィードバックフィルタ80、81の出力と加算器73、74によりそれぞれ加算された後に、タップ係数推定器32、34に入力される。タップ係数推定器32、34ではフィードフォワードフィルタ10、(20)およびフィードバックフィルタ80、(81)をそれぞれ個別のフィルタとして、逐次最小二乗アルゴリズムにより入力されたトレーニング信号および加算器73、74の出力を用いて、その差の二乗平均値が最小になるようにタップ15~19、(25~29)の係数を決定する。

【0031】初期化について説明する。初期化部31は、タップ推定器32、34からタップ係数推定器35に切替える直前のタップ係数と、受信信号メモリ45、46に蓄積したトレーニング区間の受信信号とから計算した重み係数を用いて、フィードフォワードフィルタ10、20およびフィードバックフィルタ80、81のタップ係数に重み付けを行う。

【0032】以上の初期化後に、再トレーニングに入る。以下再トレーニングの際の動作を説明する。逐次最小二乗アルゴリズムによるタップ係数推定器32、34の出力は初期化部31で重み付けされ、その結果が初期値として正規化最小二乗平均アルゴリズムによるタップ係数推定器35に入力される。ここでスイッチ40、41、42、43を切替え、再度、受信信号メモリ45、

46にそれぞれ蓄積されたトレーニング区間の受信信号を入力として処理を行う。トレーニング区間の受信信号は順次読出され、各々フィードフォワードフィルタ10、20を経て、加算器72で加算された後に、フィードバックフィルタ80の出力と加算器73により加算され、タップ係数推定器35に入力される。トレーニング信号メモリ30からトレーニング信号はフィードバックフィルタ80およびタップ係数推定器35に供給されている。タップ係数推定器35では入力されたトレーニング信号および加算器73の出力から正規化最小二乗平均アルゴリズムにより、タップ15~19、25~28の係数が決定される。この再トレーニングの過程はM回( $M \geq 1$ )繰り返される。

【0033】この再トレーニングの処理が終了した後に、スイッチ44を切替え、以降データ区間の受信信号に対して処理を行う。このデータ区間では識別器36の出力が使われる。このときタップ係数推定器35は継続して以降データ区間の信号に対して処理を行う。受信信号メモリ45、46にそれぞれ蓄積されたデータ区間の受信信号は順次読出され、各々フィードフォワードフィルタ10、20を経て加算器72において加算される。加算器72の出力はフィードバックフィルタ80の出力と加算器73において加算され、符号識別器36で識別された上で出力端子50より出力される。また、符号識別器36の出力はフィードバックフィルタ80に入力され、次のシンボルに対する処理に使われるために、加算器73にフィードバックされ、加算器72の出力と合成される。この合成された出力は、タップ係数推定器35に入力される。タップ係数推定器35では正規化最小二乗平均アルゴリズムによるタップ係数の更新を続ける。

【0034】図2は上記本発明実施例の動作の順序を説明するタイムチャートである。横軸に時間を取り、縦軸に主要パラメータをとる。

【0035】受信信号メモリ45、46の内部構成を図3に示す。図3は受信信号メモリの内部構成と再トレーニング区間のスイッチ状況を示している。トレーニング区間では、スイッチSW1およびSW2の双方が閉じ、メモリMにトレーニング信号を書込む。再トレーニング区間では、スイッチSW1が開放され、入力端子61、62からの入力を断ち、メモリMに蓄積されているトレーニング信号が読出される。データ区間では、スイッチSW1が閉じ、スイッチSW2が開放され、データ信号の受信が行われる。

(実施例まとめ) フィードフォワード6タップ、フィードバック2タップのダイバーシチ受信器について、再トレーニングの回数は2回、式(1)の $N_{cy}$ は8、トレーニング12シンボル、データ160シンボルの条件で従来方式と演算量および受信品質について比較を行った。演算量は従来技術と比較して6%~9%増加した。

【0036】最大ドップラ周波数10Hz、遅延時間差

2  $\mu$ Sの2波独立レーリフェージング下でのビットエラーレート特性を測定した結果を図4に示す。図4は本発明実施例の効果を示す図であり、横軸に搬送波対雑音電力比をとり、縦軸にビット誤り率をとる。10<sup>-4</sup>点において従来技術の受信品質と比較すると、搬送波対雑音電力比C/Nでいずれの場合も約1 dB改善されることが分かった。

【0037】演算量は従来技術と同程度のまま、逐次最小二乗アルゴリズムによるトレーニング終了後、アルゴリズムおよび構成を切替えた上でM回(M $\geq$ 1)再トレーニングを行い、その後データ区間の処理を行うことで、少ないトレーニングシンボル数においても等化器の引き込みが十分実現され、受信品質が改善される。

【0038】

【発明の効果】以上説明したように、本発明によれば、等化器を適用したダイバーシチ受信器のトレーニングシンボル数を削減したときに、演算量を大きく増大させることなく受信品質改善を図ることができる。これにより、受信品質の高いダイバーシチ受信を行うことができるとともに、トレーニングシンボル数を増大させることなく受信品質を向上させることができる。

【図面の簡単な説明】

【図1】本発明実施例の判定帰還形等化器を用いたときの2ブランチ構成の例を示すダイバーシチ受信器のブロック構成図。

【図2】本発明実施例の動作の順序を説明するタイムチャート。

【図3】受信信号メモリの内部構成と再トレーニング区間のスイッチ状況を示す図。

【図4】本発明実施例の効果を示す図。

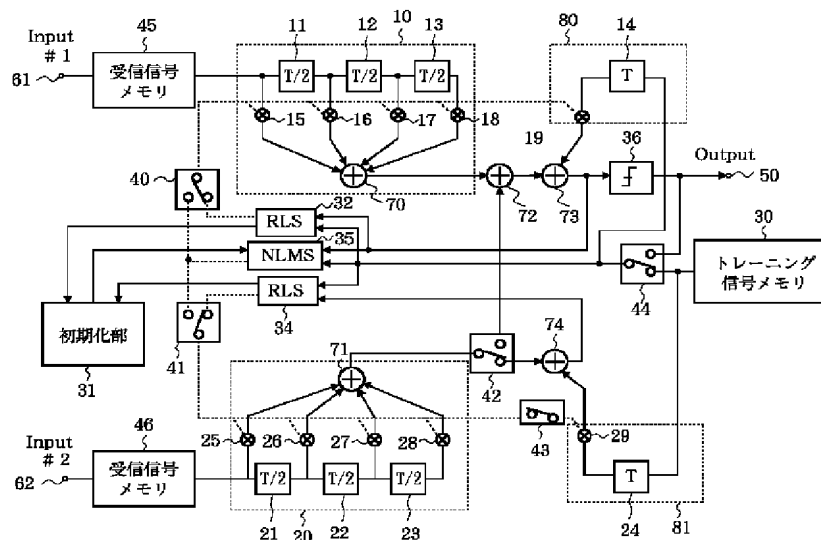
【図5】判定帰還形等化器を用いたときの従来技術の2ブランチ構成の例を示すダイバーシチ受信器のブロック構成図。

【図6】従来例の動作の順序を説明するタイムチャート。

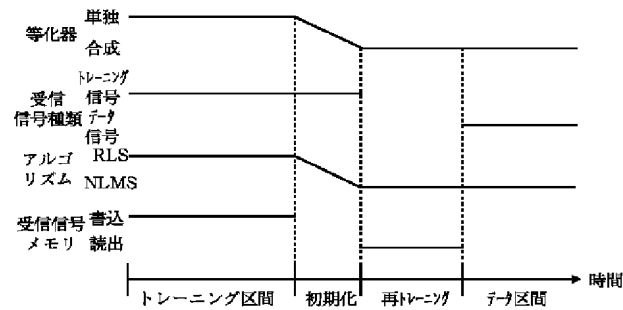
【符号の説明】

10、20 フィードフォワードフィルタ  
11～14、21～24 遅延回路  
15～19、25～29 タップ  
30 トレーニング信号メモリ  
31 初期化部  
32～35 タップ係数推定器  
40～44、SW1、SW2 スイッチ  
45、46 受信信号メモリ  
50 出力端子  
61、62 入力端子  
70～74 加算器  
80、81 フィードバックフィルタ  
M メモリ

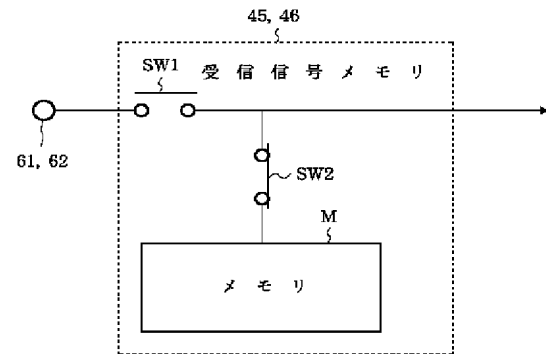
【図1】



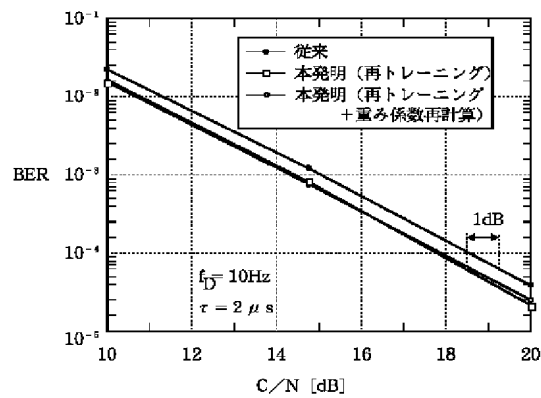
【図2】



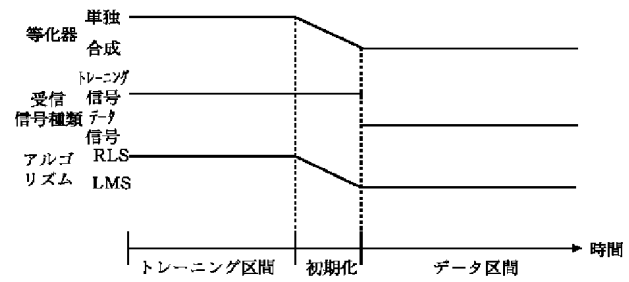
【図3】



【図4】



【図6】



【図5】

